

一种低复杂度 LDPC 码提前结束迭代准则

李春阳, 黑 勇, 郭 琨

(中国科学院 微电子研究所, 北京 100029)

摘 要: 采用直接观察校验子 S 中非零元素个数的方法来确定 LDPC 译码器迭代译码的收敛情况, 提出了一种低复杂度的提前结束迭代准则. 在不需要经过复杂的计算便可确定迭代译码的收敛情况, 从而可以根据系统的实际需要实现性能和平均迭代次数的折衷. 在 CMMB 标准下, 对 $800 \times 9\ 216$ 个 LDPC 码字仿真表明该准则能在很小的性能损失的情况下很大程度地降低平均迭代次数. 与现有的几种经典的提前结束迭代准则相比该准则具有性能良好、低复杂度和硬件消耗少的特点.

关键词: LDPC 码; 提前结束迭代准则

中图分类号: TN4

文献标识码: A

文章编号: 1000-7180(2010)05-0050-03

A Low-complexity Early Stopping Criterion for LDPC Decoding

LI Chun-yang, HEI Yong, GUO Kun

(Institute of Microelectronics of Chinese Academy of Sciences, Beijing 100029, China)

Abstract: A low-complexity early stopping criterion has been developed by directly observing the number of non-zeros in the check matrix during each iteration of LDPC decoder. Instead of a great number of complex computations, the new approach needs only a few simple operations. Simulation results of $800 \times 9\ 216$ LDPC codes in CMMB system proved that the proposed approach could greatly reduce the average iteration numbers with only a few performance degradations. Compared with the classic criterions, the proposed criterion has low complexity, little performance degradation and only little hardware consumption.

Key words: LDPC; early stopping criterion

1 引言

低密度奇偶校验码(Low Density Parity Check, LDPC)是目前性能最接近香农门限的一种信道编码^[1], 已广泛应用于通信系统中^[2-4]. LDPC 译码采用迭代译码算法, 一次译码需要多次迭代. 每次迭代中更新变量节点和校验节点的信息用于判断译码是否成功. 最大迭代次数的设置根据不同的标准而有所不同, 在信噪比较高的情况下, LDPC 译码器只需要经过较少次数的迭代就能解出正确的码字. 然而, 在比较低的信噪比情况下, 即使迭代次数达到了最大迭代次数, 译码器仍然不能解出正确的码字, 从而消耗了大量的计算量并且增加了译码器的功耗.

因此, 提前结束那些不必要的迭代运算对于降低译码器的功耗有着非常重要的意义.

为了解决上述问题, 许多提前结束迭代准则应运而生, 其中包括著名的 Cross Entropy (CE)^[5] 准则, Sign Change Ratio (SCR)^[6] 准则和 Hard Decision Aided (HDA)^[6] 准则. 这些准则在提前结束 LDPC 迭代上有一定的优势, 但却需要相对比较复杂的计算, 增加了 LDPC 译码器的复杂度. 文中放弃了传统的计算外部信息 CE 的方法, 采用直接观察校验子 S 以判断 LDPC 译码收敛情况, 提出了一种低复杂度的提前结束迭代准则. 这种方法无须经过大量的复杂计算, 且具有低性能损失、平均迭代次数的大幅降低和良好的硬件可实现性等特点.

2 几种经典的提前结束迭代准则

2.1 CE 准则

CE 准则最早是为 Turbo 码设计的,然而考虑到 LDPC 码与 Turbo 码在很多方面的相似性,CE 准则也被广泛应用到 LDPC 码解码器中.CE 准则具体如下^[5]:

设 $u_k, k \in \{1, \dots, N\}$ 为信息比特,通过 BPSK 调制,并经过高斯白噪加性(AWGN)信道后接收到与之对应的信号: (y^s, y_1^i, y_2^i) , 其中 y^s 是系统信号, y_1^i 和 y_2^i 分别是 LDPC 码 1 和 LDPC 码 2 的奇偶位. 在第 i 次迭代, $L_j^i(u_k)$ 和 $L_{ej}^i(u_k)$ 分别表示对数似然比(LLR)和解码器 j 给出的外信息的估值 $\hat{u}_k$, 其中 $j = 1, 2$.

$$L_1^i(u_k) = L_{e2}^{i-1}(u_k) + \frac{2}{\sigma^2} y_k^i + L_{e1}^i(u_k) \quad (1)$$

$$L_2^i(u_k) = L_{e1}^i(u_k) + \frac{2}{\sigma^2} y_k^s + L_{e2}^i(u_k) \quad (2)$$

式中, $(2/\sigma^2)y_k^s$ 是信道输出的软判决值.

因此,第 i 次迭代两个子解码器输出的交互熵可近似为

$$T(i) \approx \sum_k \frac{|L_{e2}^i(u_k) - L_{e2}^{i-1}(u_k)|^2}{e^{|L_1^i(u_k)|}} \quad (3)$$

CE 准则每次迭代中计算 $T(i)$, 并当 $T(i) \in (10^{-2} \sim 10^{-4})T(1)$ 时认为 $T(i)$ 的分布非常接近, 从而对迭代过程中产生最小的性能下降.

2.2 SCR 准则

SCR 准则着眼于从第 $i-1$ 次迭代到第 i 次迭代过程中 $L_{e2}(u_k)$ 的符号变化次数, 并记为 $C(i)$. 当 $C(i) \leq (0.005 \sim 0.03)N$ 时便结束迭代. 由于 SCR 准则只需要计算外信息符号位的变化次数, 因此和 CE 准则相比需要相对较少的计算量^[6].

2.3 HAD 准则

HAD 准则在第 $i-1$ 次迭代时记录基于 $L_2^{i-1}(\hat{u}_k)$ 的硬判决信息, 并与第 i 次迭代过程中基于 $L_2^i(\hat{u}_k)$ 的硬判决信息进行比较. 如果整个包内两者都有式(4)满足,

$$\text{sign}(L_2^i(\hat{u}_k)) = \text{sign}(L_2^{i-1}(\hat{u}_k)) \quad (4)$$

则提前结束迭代^[6].

3 低复杂度提前结束迭代准则

LDPC 提前结束迭代的关键在于寻找合适的判断依据来有效减少迭代次数. 为了更好地观察 LDPC 迭代的收敛过程, 首先定义校验子 S :

$$S = C \times H^T \quad (5)$$

对于一个 (n, k) 的 LDPC 码字, 校验子 S 是一个 $1 \times (n - k)$ 的向量. 其中“0”元素的个数多少代表了本次迭代距离正确译码的距离有多远. 当 S 为零向量时, 则代表正确译码.

图 1 仿真了 CMMB 标准下, 码率 1/2, 码长 9216×800 的 LDPC 码在不同的信噪比(SNR)的高斯白噪(AWGN)信道中随着最大迭代次数的增加误码率的变化情况.

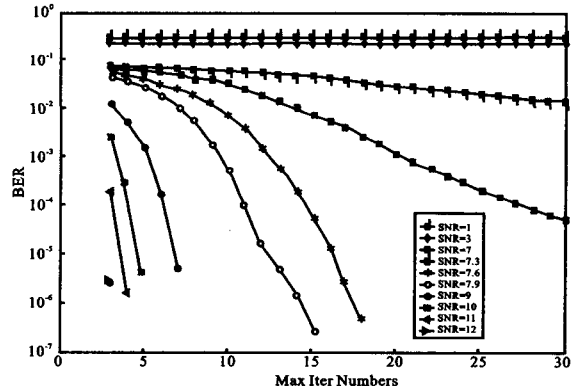


图 1 高斯白噪信道中不同信噪比下误码率随着最大迭代次数的变化情况

可以看出, 收敛情况可以基本上分为三类:

(1) 快收敛: 经过几次迭代后校验子 S 中非零元素数目便变为零, 迭代提前结束. 如图 1 中 $\text{SNR} = 9 \sim 12\text{dB}$ 的情况.

(2) 慢收敛: 经过较多次的迭代后才慢慢收敛, 如图 1 中 $\text{SNR} = 7.4 \sim 8\text{dB}$ 的情况. 迭代次数在 10 ~ 25 次.

(3) 不收敛: 经过多次迭代或已达到最大迭代次数校验子 S 中仍然有非零元素, 不能解出正确的码字. 如图 1 中 $\text{SNR} = 1 \sim 7.3\text{dB}$ 的情况.

我们将关注点集中在那些不收敛或者迭代次数达到最大迭代次数的一半后仍然呈现震荡而不收敛的情况. 尽可能早的结束这些迭代对于性能不会有太大影响并且会大大降低迭代次数, 从而有效降低 LDPC 译码器的功耗. 设计提前结束迭代准则的步骤如下:

Step1: 计算每次迭代中校验子 S 中非零元素的个数 N_i , 其中 i 为迭代次数, $i = 0, 1, \dots, i_M$, 其中 i_M 为最大迭代次数.

Step2: 计算每次迭代使得校验子 S 中非零元素数目的减少量, 即 $n_i = N_{i-1} - N_i$, 如果 n_i 为正数, 表示此次迭代使得校验子 S 中非零元素数目减少; 如果 n_i 为负数, 则表示此次迭代使得校验子 S 中非零元素数目增加.

Step3: 记录译码过程中 n_i 出现负值的次数, 记

为 num. 如果系统可以承受相对较大的性能损失,则在迭代次数 iter 大于零的情况下, num=2 或 3 的情况下停止迭代输出码字;如果系统要求比较小的性能损失,则在迭代次数 iter 大于最大迭代次数一半的情况下, num=2 或 3 的情况下停止迭代输出码字. 其中 num 的数值可以根据实际情况进行调整以达到最好的迭代次数和性能之间的折衷.

4 仿真结果和比较

基于上述讨论,以 n_i 的符号位作为参考,在快速收敛的情况下所有的 n_i 符号都为正;在缓慢收敛的情况下会出现 n_i 符号的反转,但次数不多;在不收敛的情况下 n_i 的符号位出现多次反转,直到达到最大迭代次数前仍然有多次反转.

令 num 为 n_i 符号发生反转的次数, iter 为迭代次数,在 $i_M=30$ 的情况下,分别在:

Case1:不使用提前结束迭代(regular);

Case2:出现两次符号反转(num=2);

Case3:出现三次符号反转(num=3);

Case4:迭代次数大于 15 次后出现两次符号反转(iter>15&&num=2);

Case5:迭代次数大于 15 次后出现三次符号反转(iter>15&&num=3).

五种情况下,对 800×9 216 个 LDPC 码字进行仿真,仿真条件为:无 RS 码, 6bit-LDPC, 码率 $R=1/2$, 调制解调为 16QAM (软判决). 图 2 和图 3 分别给出误码率和平均迭代次数的仿真结果.

设可获得 10^{-6} 误码率的最低信噪比为正确译码的信噪比门限,在图 2 中可以看到, Case2 和 Case3 在性能上有相对较大的损失,正确译码的信噪比门限值也发生了较大的改变,大概在 0.5dB 左右. 而 Case4 和 Case5 在性能上最接近 Case1 不采用提前迭代结束的情况,只有 SNR 在 6~7 之间存在很小的差别,正确译码的信噪比门限值基本不变. 从图 3 中可以看出, Case2 和 Case3 在信噪比较低的情况下极大地降低了译码的平均迭代次数,大概可降低到 25 次左右. 而 Case4 和 Case5 在信噪比较低的情况下也很大程度地降低了译码的平均迭代次数,大概可降低到 10 次左右. 在信噪比较高的情况下, Case2 ~ Case5 与 Case1 不采用提前迭代结束的情况的平均迭代次数基本相同. 这一情况符合提前结束迭代准则,因为提前结束迭代准则主要针对那些迭代过程不收敛或者缓慢收敛的情况,在高信噪比的情况下, LDPC 译码器只需要经过很少次迭代便能解出正确码字,因而基本不会受到准则的影响.

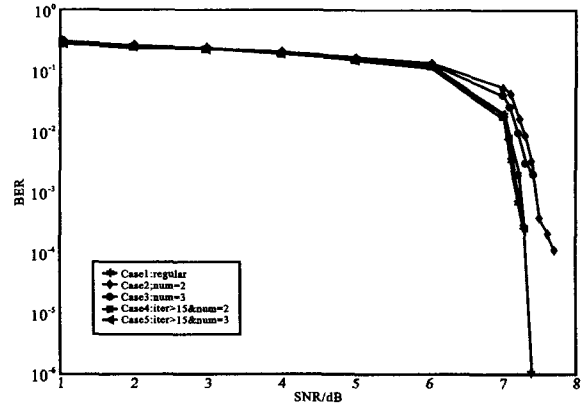


图 2 五种情况下的误码率曲线

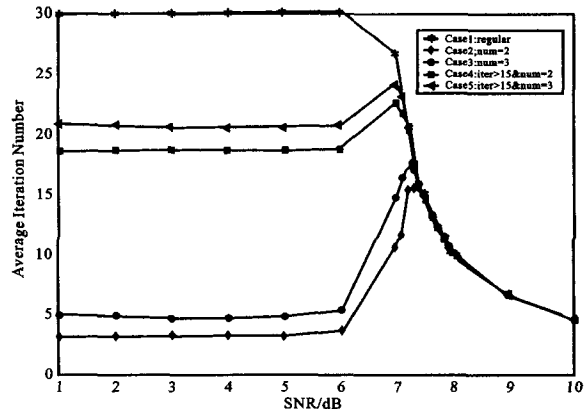


图 3 五种情况下的平均迭代次数

此外,与传统的 CE、SCR 和 HAD 比较,本方案不需要经过复杂的数学运算,有利于硬件实现,只需两个 $(1-R)N$ 大小的整数存储器记录每次迭代后校验子 S 中非零元素的个数,通过次减法操作计算出的符号即可. 考虑到迭代次数受最大迭代次数的限制,所以只需 $i (i \leq i_M)$ 个二进制存储单元和 $i (i \leq i_M)$ 次减法操作. 将文中所提出的提前结束迭代准则的硬件开销与文献[6]中所给各准则的硬件消耗进行比较,如表 1 所示. 其中, N 表示码长; i_M 表示最大迭代次数, CMMB 标准中 $i_M=30$ 次; R 表示码率, CMMB 标准中 $R=1/2$ 或者 $3/4$. 可以看出,文中提出的提前结束迭代准则在操作数和存储单元上都具有相当大的优势,因而具有良好的硬件可实现性.

表 1 几种提前结束迭代准则的硬件消耗对照表

CE 准则	$(5N-1)$ 次实数操作	$(N+2)$ 个实数存储单元
SCR 准则	$(3N-1)$ 次实数操作	$(N+2)$ 个实数存储单元
HDA 准则	N 次二进制操作	N 个整数存储单元
本文准则	$i (\leq i_M)$ 次减法操作	$2(1-R)N$ 个整数存储单元 + $i (\leq i_M)$ 二进制存储单元

5 结束语

采用直接观察校验子 S 中非零元素个数的方
(下转第 56 页)

通过上面的实验结果得出以下结论:随着问题规模的扩大,三者的处理速度都在降低,CPU 的处理所耗时间更长,即处理同样规模的问题时,CPU 在规模放大时执行计算时间成几何级数上涨,而 GPU 没有明显变化,说明 GPU 在某些情形下具有较高的并行能力;在没有考虑 CPU 向 GPU 的传输数据的时间内,GPU 依然取得了较高的处理速度,说明 GPU 得到了高效的传输带宽的支持;在数据量小的时候,CPU 和 GPU 无明显变化,但是一旦数据规模较大时将会变化很大,如问题规模在 (512×512) 以后,计算速度分歧加大。

5 结束语

文中讨论了 GPU 和 CPU 的并行计算性能,并得出 GPU 的并行性能在问题较大时能够优于 CPU。通过实验发现,在少量的数据的排序算法中 GPU 的高性能不太能够体现,但是进行大规模的数据排序是很有效的。同时,排序网络算法在 Brook 上的实现,也说明了基于图形接口的可扩展和图形操作的可抽象能够为程序设计者提供方便有效的思路,具有较好的发展前景。

参考文献:

- [1] Donald E Knuth. 计算机程序设计艺术[M]. 2 版. 苏运龄,译. 北京:国防工业出版社,2002:490-560.
- [2] Michael Macedonia. The GPU enters computing's mainstream[J]. IEEE Computer Society, 2003, 36(10): 106-108.
- [3] 吴恩华,柳有权. 基于图形处理器的通用计算[J]. 计算机辅助设计与图形学学报,2004,16(3): 601-613.
- [4] Bolz J, Farmer I, Grinspun E, et al. Sparse matrix solvers on the GPU: conjugate gradients and multigrid[J]. ACM Trans. Graph,2003,22(3):917-924.
- [5] Mark W R, Glanville R S, Akeley K, et al. A system for programming graphics hardware in a C-like language[J]. ACM Trans. Graph, 2003,22(3):896-907.
- [6] Harris M J, Baxter W V, Scheuermann T, et al. Simulation of cloud dynamics on graphics hardware[C]//Proceedings of Graphics hardware. Eurographics Association, 2003:92-101.
- [7] 池凤彬,潘日华,陈扉,等. 基于 GPU 的 VLSI 的 DRC 加速系统[J]. 微电子学与计算机,2007,24(4):51-52.

作者简介:

崔雪冰 女,(1972-),硕士,讲师.研究方向为信息处理。
李国徽 男,(1973-),博士,教授.研究方向为数据库系统理论及集成技术。

(上接第 52 页)

法来确定 LDPC 译码器迭代译码的收敛情况,并提出了一种低复杂度的提前结束迭代准则。这种准则实现简单,只需要少量的硬件消耗,能在很小的性能损失的情况下很大程度地降低平均迭代次数,并可以根据实际系统需要实现性能和平均迭代次数的折衷。

参考文献:

- [1] 徐华. LDPC 码相关技术研究[J]. 微电子学与计算机, 2005,22(12):178.
- [2] Lin C C, Lin K L, Chung C C, et al. A 3.33 Gb/s (1200, 720) low-density parity check code decoder[C]// Proc. ESSCIRC. European, 2005: 211-214.
- [3] European Telecommunications Standards Institute (ETSI). Digital video broadcasting (DVB) second generation framing structure, channel coding and modulation systems for broadcasting, interactive services, news gathering and other broadband satellite applications; TM 2860r1 DVBS2

-74r8[S]. European Telecom Munieations Standard Institute.

- [4] Brack T, Alles M, Kienle F, et al. A synthesizable IP core for WIMAX 802.16E LDPC code decoding[C]//Proc. IEEE 17th Int. Symp. Personal, Indoor and Mobile Radio Communications. Helsinki, 2006:1-5.
- [5] Hagenauer J, Offer E, Papke L. Iterative decoding of binary block and convolutional codes[J]. IEEE Trans. Inform. Theory, 1996(42):429-449.
- [6] Shao R Y, Lin S, Fossorier M P C. Two simple stopping criteria for turbo decoding[J]. IEEE Trans. Commun., 1999(47):1117-1120.

作者简介:

李春阳 男,(1983-),硕士研究生.研究方向为信道编解码、低功耗数字基带芯片。
黑勇 男,(1974-),研究员.研究方向为可重构数字信号处理器、低功耗数字基带芯片。
郭琨 女,(1982-),博士研究生.研究方向为信道编解码、低功耗数字基带芯片。